Semiconductor device and substrate for semiconductor device

Publication number: CN1316103 (A)
Publication date: 2001-10-03

Inventor(s): SHINICHI SUZUKI [JP]; NOBUAKI SUZUKI [JP]; MASASHI

SANO [JP]

Applicant(s): ROHM CO LTD [JP]

Classification:

- international: *H01L23/28; H01L33/00; H01S5/022; H01S5/00; H01S5/183;*

H01L23/28; H01L33/00; H01S5/00; (IPC1-7): H01L33/00

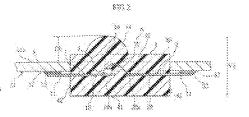
HU1L23/28; HU1L33/00; HU1S5/00; (IPC1-7): HU1L33

- **European:** H01L33/62; H01L33/00B2D; H01S5/022

Application number: CN19998010332 19990826 **Priority number(s):** JP19980246025 19980831

Abstract not available for CN 1316103 (A)
Abstract of corresponding document: EP 1111738 (A1)

The semiconductor device (A) comprises a semiconductor chip (3), a protective package (4) covering the semiconductor chip (3), a first lead (1), and a second lead (2). The semiconductor chip (3) is placed at an inner end (10a) of the first lead (1). Further, the semiconductor chip (3) is connected to an inner end (20a) of the second lead (2) via a wire (W). The first lead (1) includes an outer portion (11) extending out of the protective package (4) whereas the second lead (2) includes an outer portion (21) extending out of the protective package (4). These two outer portions (11, 21) are flat.



Also published as:

CN1173415 (C)

EP1111738 (A1)

US6717256 (B1)

📆 JP2000077724 (A)

TW408355 (B)

more >>

Data supplied from the **esp@cenet** database — Worldwide

H01L 33/00

[12] 发明专利申请公开说明书

[21] 申请号 99810332.2

[43]公开日 2001年10月3日

[11]公开号 CN 1316103A

[22]申请日 1999.8.26 [21]申请号 99810332.2 [30]优先权

[32]1998. 8. 31 [33]JP [31]246025/1998

- [86]国际申请 PCT/JP99/04624 1999.8.26
- [87]国际公布 WO00/13273 日 2000.3.9
- [85]进入国家阶段日期 2001.2.28
- [71]申请人 罗姆股份有限公司

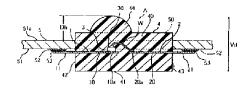
地址 日本京都府

[72]发明人 铃木慎一 铃木伸明 佐野正志 [74]专利代理机构 中科专利商标代理有限责任公司 代理人 黄永奎

权利要求书 2 页 说明书 13 页 附图页数 17 页

[54]发明名称 半导体器件及其安装用基板 [57]摘要

一种半导体器件(A),包括:半导体芯片(3):覆盖该 半导体芯片(3)的保护封装(4);第1引线(1);第2引 线(2);半导体芯片(3)被安装到第1引线(1)的内端 (10a)。而且,半导体芯片(3)通过连接导线(W)与第2 引线(2)的内端(20a) 电连接。第1引线具有从所述保 护封装(4)内延伸出来的外侧部 分(11),第2引线具有 从所述保护封装(4)内延伸出来的外侧部 分(21)。这 两个外侧部分11、21 是平坦的。



0

权利要求书

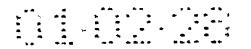
- 1. 一种半导体器件,包括:半导体芯片;覆盖所述半导体芯片的保护封装;与所述半导体芯片导通并具有被所述保护封装覆盖的内侧部分和从所述保护封装内延伸出来的至少一个外侧部分的第1引线;与所述半导体芯片导通并具有被所述保护封装覆盖的内侧部分和从所述保护封装延伸出来的至少一个外侧部分的第2引线;其特征在于:所述第1引线以及第2引线各自的外侧部分是平坦的。
- 2. 根据权利要求1所述的半导体器件,其特征在于:所述第1引线的外侧部分以及所述第2引线的外侧部分在同一平面内延伸。

10

20

30

- 3. 根据权利要求 1 所述的半导体器件,其特征在于:所述第 1 引线的内侧部分以及外侧部分,和所述第 2 引线的内侧部分以及外侧部分在同一平面内延伸。
- 15 4. 根据权利要求 1 所述的半导体器件,其特征在于:所述第 1 引线以及第 2 引线各自具有从所述保护封装内延伸出来的多个外侧部分,这些外侧部分在同一平面内延伸。
 - 5. 根据权利要求 1 所述的半导体器件,其特征在于:所述保护封装至少具有 2 个方向相对的侧面,这些侧面各自具有第 1 倾斜部分以及第 2 倾斜部分。
 - 6. 根据权利要求 5 所述的半导体器件, 其特征在于: 所述第 1 倾斜部分以及第 2 倾斜部分分别是平坦的, 而且互相以所定的角度相交。
- 7. 根据权利要求 1 所述的半导体器件,其特征在于: 所述半 25 导体芯片是发光元件。
 - 8. 根据权利要求 1 所述的半导体器件,其特征在于:所述半导体芯片是光电元件。
 - 9. 根据权利要求 1 所述的半导体器件,其特征在于:还包括: 追加的半导体芯片;与所述追加的半导体芯片导通的第 3 引线;与 所述追加的半导体芯片导通的第 4 引线;所述第 3 引线具有被所述



5

10

1.5

保护封装覆盖的内侧部分和从所述保护封装内延伸出来的平坦的外侧部分;所述第4引线具有被所述保护封装覆盖的内侧部分和从所述保护封装内延伸出来的平坦的外侧部分。

- 10. 一种电路板,用于搭载具有保护封装和从该保护封装内延伸出来的平坦引线的半导体器件,其特征在于:包括:形成所定布线图的主面;应该与所述半导体器件的引线导通并形成在所述主面上的多个连接垫片;对应所述保护封装的形状而形成的通孔。
- 11. 根据权利要求 10 所述的电路板, 其特征在于: 所述多个连接垫片被设置在所述通孔的周围。
- 12. 根据权利要求 10 所述的电路板, 其特征在于: 在搭载了 所述半导体器件的情况下, 在所述主面上叠层有涂覆构件。
- 13. 一种组合,是多个半导体器件和用于收容该半导体器件的收容器的组合,其特征在于: 各半导体器件包括具有所定功能的上面和与该上面相反的底面; 所述收容器的构成包括: 具有向上方开口的多个凹部的载体构件和具有附着在所述载体构件上的粘贴面的密封带; 所述半导体器件是以所述底面向上的状态被收容到所述凹部内的。
- 14. 根据权利要求 13 所述的组合, 其特征在于: 在所述各半导体器件的上面设有聚光部。
- 20 15. 根据权利要求 13 所述的组合,其特征在于: 所述凹部各自具有相对较大的空间和相对较小的空间。
 - 16. 根据权利要求 13 所述的组合,其特征在于:所述多个凹部在所述结合构件的长度方向上按每个所定间隔形成。

半导体器件及其安装用基板

5

10

15

20

本发明涉及一种半导体器件,特别是涉及一种具有发光功能及/或感光功能的半导体器件。此外,本发明还涉及一种用于支持这种半导体器件的电路板。而且本发明还涉及多个半导体器件和把这些半导体器件成批收容的收容器的组合。

图 20 以及图 21 表示以往半导体器件的一个例子。图示的半导体器件 X 是发光二极管(LED),包括:第1引线 100:

第 2 引线 200、作为发光元件的半导体芯片 300、连接导线 W 以及保护封装 400。

半导体芯片 300 被安装在第 1 引线 100 的内端 100a。半导体芯片 300 的上面 330 通过连接导线 W 与第 2 引线 200 的内端 200a 电连接。保护封装 400 由环氧树脂等透明的树脂构成,并完全覆盖半导体芯片 300 和连接导线 W。而且,保护封装 400 还部分覆盖第 1 引线 100 以及第 2 引线 200。在图 20 以及图 21 中,被保护封装 400 覆盖的第 1 引线 100 的内侧部分用参照符号 110 来表示,而从保护封装 400 中延伸出来的第 1 引线 100 的外侧部分用参照符号 111 来表示。第 2 引线 200 也与第 1 引线 100 一样,具有被保护封装 400 覆盖的内侧部分 220 和从保护封装 400 中延伸出来的外侧部分 221。

如图 21 所示,第 1 引线 100 的内侧部分 110 成直线形状延伸,而外侧部分 111 有弯曲。第 1 引线 100 的外侧部分 111 的前端部分 111a 与保护封装 400 的底面处于同一平面。第 2 引线也与第 1 引线具有同样的构成,具有与保护封装 400 的底面处于同一水平面的前端部分 221a。

在电路板 5 上设有用于与半导体器件 X 取得电连接的垫片部 30 52a、52b。把半导体器件 X 安装在电路板 5 上,使所述前端部分



111a、221a 分别与垫片部 52a、52b 结合。

以往的半导体器件 X 存在以下问题。即,半导体器件 X 如以上所述那样,通过弯曲的引线 100、200 被安装在电路板 5 上。此时,如图 21 所示,半导体器件 X 的保护封装 400 整个都置位于电路板 5 的上方,所以半导体器件 X 的顶部 Ap 和电路板 5 的表面之间的尺寸 Dh 变大。

本发明的第 1 目的是:提供一种能够解决,或者至少能够缓解 所述问题的半导体器件。

本发明的第 2 目的是: 提供一种用于安装这种半导体器件的电 10 路板。

本发明的第3目的是:提供一种多个半导体器件和能够把这些半导体器件成批收容的收容器的组合。

本发明 1 提供一种半导体器件,其构成包括:半导体芯片;覆盖所述半导体芯片的保护封装;与所述半导体芯片导通并具有被所述保护封装覆盖的内侧部分和从所述保护封装延伸出来的至少一个外侧部分的第 1 引线;与所述半导体芯片导通并同时具有被所述保护封装覆盖的内侧部分和从所述保护封装延伸出来的至少一个外侧部分的第 2 引线。所述第 1 引线以及第 2 引线各自的外侧部分是平坦的。

20 所述第 1 引线的外侧部分以及所述第 2 引线的外侧部分最好是 在同一平面内延伸。

而且,所述第 1 引线的内侧部分以及外侧部分和所述第 2 引线的内侧部分以及外侧部分也可以在同一平面内延伸。

根据本发明的理想实施例,所述第 1 引线以及第 2 引线各自具 25 有从所述保护封装延伸出来的多个外侧部分,这些外侧部分在同一 平面内延伸。

所述保护封装最好是至少具有 2 个方向相对的侧面,这些侧面各自具有第 1 倾斜部分以及第 2 倾斜部分。

所述第 1 倾斜部分以及第 2 倾斜部分分别是平坦的,而且可以 30 互相以所定的角度相交。

10

15



所述半导体芯片例如可以是发光元件。而且, 所述半导体芯片 例如可以是光电元件。

根据本发明的其他理想实施例,半导体器件还包括:追加的半导体芯片;与所述追加的半导体芯片导通的第 3 引线;与所述追加的半导体芯片导通的第 4 引线。所述第 3 引线具有被所述保护封装覆盖的内侧部分和从所述保护封装延伸出来的平坦的外侧部分,所述第 4 引线具有被所述保护封装覆盖的内侧部分和从所述保护封装延伸出来的平坦的外侧部分。

本发明 2 提供一种半导体基板,是用于搭载具有保护封装和从该保护封装延伸出来的平坦引线的半导体器件的半导体基板,包括:形成所定布线图的主面;应该与所述半导体器件的引线导通并形成在所述主面上的多个连接垫片;对应所述保护封装的形状而形成的通孔。

所述多个连接垫片最好是设置在所述通孔的周围。

在搭载所述半导体器件的状态下,最好是在所述主面上叠层涂 覆构件。

本发明 3 提供多个半导体器件和用于收容该半导体器件的收容器的组合,各半导体器件包括:具有所定功能的上面和与该上面相反的底面;

20 所述收容器的构成包括:具有向上方开口的多个凹部的载体构件和具有附着在所述载体构件上的粘贴面的密封带。

所述半导体器件是以所述底面向上的状态被收容在所述凹部内 的。

本发明的理想实施例是把聚光部设置在所述各半导体器件的上 25 面。

所述凹部最好是各自具有相对较大的空间和相对较小的空间。

所述多个凹部最好是在所述载体构件的长度方向上按照每个所 定间隔来形成。

下面,参照附图对本发明的其他特征和优点进行详细说明。

30 下面简单说明附图:

5

- 图 1 是表示根据本发明实施例 1 的半导体器件的立体图。
- 图 2 是沿图 1 的 I—I 线看上去的截面图。
- 图 3 是表示根据本发明实施例 2 的半导体器件的立体图。
- 图 4 是沿图 3 的 II II 线看上去的截面图。
- 图 5 是表示图 3 的半导体器件的俯视图。
- 图 6 是表示用于制造本发明半导体器件的引线框架的俯视图。
 - 图 7 是用于说明引线结合工序的图。
 - 图 8 用于说明包装工序的截面图。
- 10 图 9 用于说明把本发明的半导体器件安装到电路板上的工序的 截面图。
 - 图 10 是表示本发明的半导体器件的使用状态的截面图。
 - 图 11 是表示根据本发明实施例 3 的半导体器件的立体图。
 - 图 12 是表示图 11 的半导体器件的俯视图。
- 15 图 13 是表示图 11 的半导体器件构成要素的图。
 - 图 14~图 17 是用于说明图 11 的半导体器件制造工序的图。
 - 图 18 是表示用于成批收容多个半导体器件的收容器的截面图。
 - 图 19 是表示把半导体器件从图 18 的收容器中取出时的情景的图。
- 20 图 20 是表示以往的半导体器件的一个例子的立体图。
 - 图 21 是沿图 20 的III—III线看上去的截面图。

下面参照附图 1~19 说明本发明的理想实施例。

实施例1

25

30

首先,参照图 1 以及图 2。这些图是表示根据本发明实施例 1 的半导体器件的立体图。有关本实施例的半导体器件具有如以下说明的那种发光功能。但是,本发明并不局限于该实施例,对其他的半导体器件也同样适用。

如图 1 以及图 2 所示,半导体器件 A 包括:第 1 引线 1、与第 1 引线 1 隔离的第 2 引线 2 以及具有发光功能的半导体芯片 3。半导体芯片 3 被第 1 引线 1 的 1 端 10a 所支撑,其上面 30 通过导线

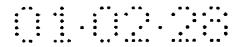
5

10

1.5

20

25



W与第2引线2的1端20a电连接。

半导体器件 A 还具有透明的树脂制保护封装 4。保护封装 4 由 长方形的主体部 40 和在该主体部上面形成的聚光部 44 所构成。聚 光部 44 是为了防止从半导体芯片 3 发射的光扩散而设置的。

保护封装 4 覆盖半导体芯片 3 以及导线 W 的全部,同时还局部覆盖第 1 引线 1 和第 2 引线 2。因此,第 1 引线 1 分为被保护封装 4 覆盖的内侧部分 10 和从保护封装 4 的第 1 侧面 42 延伸出来的外侧部分 11。同样,第 2 引线 2 也分为被保护封装 4 覆盖的内侧部分 20 和从保护封装 4 的第 2 侧面 43 延伸出来的外侧部分 21。

如图 1 以及图 2 所示,第 1 引线 1 以及第 2 引线 2 作为整体是平坦的。因此,第 1 引线 1 以及第 2 引线 2 的外侧部分 11 以及 21 也是平坦的。如图 2 所清楚表示的那样,沿垂直方向(参照符号 Vd)看上去,第 1 引线 1 以及第 2 引线 2 位于保护封装 4 主体部 40 的中央。而且,第 1 引线 1 以及第 2 引线 2 相对于保护封装 4 的底面 41 平行延伸。因此,第 1 引线 1 的外侧部分 11 垂直于保护封装 4 的第 1 侧面 42,第 2 引线 2 的外侧部分 21 垂直于保护封装 4 的第 2 侧面 43。

具有所述构成的半导体器件 A,以图 2 所示的形态被安装在电路板 5 上。具体地说,在电路板 5 的主面 51 (在图 2 中为基板的下面)上,对应第 1 引线 1 的外侧部分 11 以及第 2 引线 2 的外侧部分 21 的位置设有连接垫片 52。虽然没有图示,但在所述主面 51上形成连接这些连接垫片 52 的所定布线图。而且,在电路基板 5上,在连接垫片 52 之间设有用于嵌入半导体器件 A 的通孔 50。

半导体器件 A 被嵌入通孔 50, 使聚光部 44 置位于电路基板 5 的主面 51 的反对侧。第 1 引线 1 的外侧部分 11 以及第 2 引线 2 的外侧部分 21 通过焊锡 53 被连接到连接垫片 52 上。利用这种安装方法,能够使聚光部 44 的顶部和印刷电路板 5 的第 2 面 51a 之间的距离 Dh 比以往的要小。

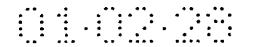
其次,参照图 3~5 进行说明。这些图是表示根据本发明实施 30 例 2 的半导体器件 B 的立体图。而且,在图 3~5 中对实质上与实



20

25

30



施例 1 的构造相同的构件,采用同样的符号。

如图 3 所示,半导体器件 B 具有与半导体芯片 3 结合的第 1 引线 1'、第 2 引线 2',半导体芯片 3 通过导线 W 与第 2 引线 2'连接。半导体器件 B 还具有用于保护半导体芯片 3 以及导线 W 的保护封装 4'。 第 1 引线 1'以及第 2 引线 2'从保护封装 4'的 2 个相对侧面 42'以及 43'(以下称第 1 侧面 42'和第 2 侧面 43')延伸出来。保护封装 4'还具有 1 对相对侧面 45'以及 46'。 保护封装 4'具有用于适当聚光从半导体芯片 3 发出的光的聚光部 44'。

如图 4 所示,保护封装 4'的第 1 侧面 42'以及第 2 侧面 43' 10 分别由 2 个斜面构成。具体地说,第 1 侧面 42' 由对垂直线成 a 角的上部斜面和对同一垂直线成 β 角的下部斜面构成。同样,第 2 侧面 43'以及其他的侧面 45'、46'也由上部斜面和下部斜面构成。 所述角 a 以及 β 可以设定为 5~10 度。角 a 以及 β 的大小可以相 同,也可以不同。

如图 5 所示, 第 1 引线 1'具有被保护封装 4'覆盖的内侧部分 10'和从保护封装 4'中延伸出来的第 1 外侧部分 11'以及第 2 外侧部分 12'。 内侧部分 10'以及 2 个外侧部分 11'、 12'在平行于保护封装 4'的底面 41'的平面内延伸。而且第 1 引线 1'具有用于搭载半导体芯片 3 的支撑垫片 10'a。该支撑垫片 10'a 置位于第 1 引线 1'和 第 2 引线 2'之间,通过连接部 10'b 与第 1 引线 1'的内侧部分 10'连接。

第 2 引线 2'具有被保护封装 4'覆盖的内侧部分 20'和从保护封装 4'中延伸出来的第 1 外侧部分 21'以及第 2 外侧部分 22'。第 2 引线 2'的 内侧部分 20'以及 2 个外侧部分 21'、 22'也与第 1 引线 1'的情况相同,在平行于保护封装 4'的底面 41'的平面内延伸。

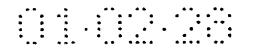
具有所述构成的半导体器件 B 与实施例 1 的半导体器件 A 的情况相同,被嵌入形成在电路基板 5 上的通孔 50 之后,通过焊锡 53 被固定在电路基板 5 上。

如以上所述,实施例 2 的半导体器件 B 的 4 个侧面 42'、43'、



15

25



45'、46'分别由上部倾斜面以及下部倾斜面构成(参照图 4)。因此,半导体器件 B 能够很容易地插入电路基板 5 上的通孔 50。通过调节所述角 a、保护封装 4'以及通孔 50 的大小,就能使保护封装 4'比较容易地插入通孔 50,同时,在通孔 50 内能够切实嵌入保护封装 4'并加以固定。

如图 3 所示,在保护封装 4'的侧面 46'上形成缺口 46'a,该缺口 46'a用于表示半导体器件 B 的极性。例如可以把 2 个引线 1'、2'中靠近缺口 46'a 的引线(在图 3 中为第 2 引线 2')定为负极。这样一来,就能够把半导体器件 B 适当地插入电路基板 5上的通孔 50。

在实施例 2 的半导体器件 B 中,设第 1 引线 1'以及第 2 引线 2'各有 2 个外侧部分。因此,在电路基板 5 上合计共需要 4 个连接垫片 52。但是,由图 15 所知,第 1 引线 1'的外侧部分 11'如果与对应的连接垫片 52 导通,则另一方的外侧部分 12'就不需要与对应的连接垫片 52 导通。即,只要把外侧部分 12'机械性地固定在对应的连接垫片 52 上就足够了。同样的情况也适用于第 2 引线 2'的外侧部分 21'、22'。如此,通过经 4 个外侧部分 11'、12'、21'、22'把半导体器件 B 安装到电路基板 5 上,就能使半导体器件 B 稳定地搭载在电路基板 5 上。

20 下面,参照图 6~图 8 来说明具有所述构成的半导体器件 B 的制造方法。

图 6 是表示用于制造本发明半导体器件的引线框架的俯视图。 图示的引线框架 6 可以通过对铜和铁等金属板进行冲切加工而获得。该引线框架 6 具有平行延伸的 1 对侧条 60。而且,引线框架 6 具有连接这些侧条 60 的多个横杆 61。这些横杆 61 在侧条 60 的长度方向上被等间隔配置。各横杆 61 包含在垂直于侧条 60 的长度方向上延伸的第 1 横杆 61a 以及第 2 横杆 61b。在各第 1 横杆 61a 的中央部分形成嵌合底座 10′a。

把半导体芯片 3 结合到所述各嵌合底座 10'a。当把半导体器 30 件 B 作为发光装置来构成时,半导体芯片 3 可以是发光二极管,



25

30



当把半导体器件 B 作为感光装置来构成时,半导体芯片 3 可以是 光电晶体三极管。当然,也可以使用其他的半导体芯片。

再者,如图 7 所示,利用导线 W 来连接所述半导体芯片 3 的上面 30 和第 2 横杆 61b。导线 W 的连接可以用焊接工具 7 来进行。具体地说,是从焊接工具 7 的下端部使导线 W 延伸出来,使该突出部融化为球形。而后使焊接工具 7 向下方移动,把所述球部压焊到半导体芯片 3 的上面 (快速焊接)。然后,从焊接工具 7 的下端部连续地引出导线 W,把焊接工具 7 移动到第 2 横杆 61b 的位置上。最后,把导线 W 压焊到第 2 横杆 61b 上 (第 2 焊接)。而且,

10 为了恰当地对导线 W 连接所述引线框架 6,可以利用内藏在工作台 8内的加热器(没有图示)

进行加热。而且,在进行第2焊接时,可以给焊接工具7提供超声波。

接着,使用所定的铸模装置,在所述引线框架 6 中用点划线包 围的区域 P(图 6)内形成保护封装 4'。各保护封装 4'如下述那样形成。

首先,如图 8 所示,利用上侧铸模构件 9A 以及下侧铸模构件 9B 把半导体芯片 3 收容到所定的空腔 90 内。然后,在此状态下,在空腔 90 内注入融化的热硬化性树脂 (例如环氧树脂)。最后,在注入的树脂硬化后,使上侧铸模构件 9A 以及下侧铸模构件 9B 分别上下移动,取出硬化的树脂体,即保护封装 4'。在该铸模工序中还形成聚光部 44'。

如图 8 所示,上侧铸模构件 9A 的内侧面 9Aa 以向下方扩展的形状构成,下侧铸模构件 9B 的内侧面 9Ba 以向上方扩展的形状构成。因此,当取出在空腔 90 内硬化的树脂时,能够比较容易地分离该硬化树脂体和上侧铸模构件 9A 以及下侧铸模构件 9B。

当把半导体器件 B 作为发光装置或感光装置来构成时,用透明性较高的树脂(例如环氧树脂)来形成保护封装 4'。在除此之外的情况下,不一定需要用透明性较高的树脂来形成所述保护封装 4'。而且,按照其用途,也不需要设置聚光部 44'。

5

10

15

20

25

30



也可以构成半导体器件 B, 使之选择性地接受红外光。此时, 虽然保护封装 4'材料也可以是透明的, 但为了有效地防止其接受红外光以外的光, 最好是使用黑色的树脂。

在保护封装 4'被形成之后,在所定之处(图 6 的点划线所示的部分)切断第 1 横杆 61a 以及第 2 横杆 61b。据此,可以获得作为产品的半导体器件 B(图 3)。通过把这样获得的半导体器件 B与其他感光用半导体器件一起安装到电路板 5 上就能够制造出光传感器。

图 9 是用于说明把本发明的半导体器件 B 安装到电路板 5 上的工序的截面图(在图示的电路板 5 上已经安装有感光用半导体器件 B')。如同图所示,在电路板 5 上形成有用于嵌入半导体器件 B 的通孔 50e。该通孔 50e 位于离开感光用半导体器件 B'所用的通孔 50r 所定距离的位置上。

在电路板 5 的主面 51 上,在所述通孔 50e 的附近设有 4 个连接垫片 52。这些垫片 52 用于连接半导体器件 B 的第 1 引线 1'的外侧部分 11'、12'以及第 2 引线 2'的外侧部分 21'、22'。

把半导体器件 B 嵌入通孔 50e 时,能够使用如图 9 所示的吸附筒夹 k。此时,用吸附筒夹 k 吸附半导体器件 B 的底面 41'之后,使吸附筒夹 k 向电路板 5 的方向移动,把半导体器件 B 插入通孔 50e(参照图 9 的点划线)。

当把半导体器件 B 合理地插入通孔 50e 之后,对安装了半导体器件 B (以及半导体器件 B')的电路板 5 实施热处理。虽然没有图示,但在各连接垫片 52 上预先涂有焊油。据此,通过对电路板5 实施热处理来融化涂覆的焊锡,而后,通过冷却电路板5 来把第1引线1'的外侧部分11'、12'以及第2引线2'的外侧部分21'、22'固定到连接垫片52上。

当把半导体器件 B 以及半导体器件 B'安装到电路板 5 上之后,如图 10 所示,在电路板 5 的主面 51 上叠层包覆构件 54。其结果,半导体器件 B、B'被包覆构件 54 所包覆。这样一来,就得到由半导体器件 B、B'和电路板 5 构成组件 C。作为包覆构件 54,在具



10

15

20

30

有电绝缘性能的同时,最好使用其光学性能为不透射光的树脂。通过使用由这种树脂材料构成的包覆构件 54,就能够屏蔽来自组件 C外部的光和电噪声等。

如图 10 所示,在 CD 唱机上,所述组件 C 可以用于检测唱片 D 的存在。具体地说,是把组件 C 配置在 CD 唱机装置内,使半导体器件 B、B'的聚光部 44'与插入的唱片 D 相对放置。如图 10 所示,当没有唱片 D 时,从半导体器件 B发出的光沿 1 条点划线 所示的光路前进,直到到达半导体器件 B'(设在光路途中的构件 P 是棱镜)。而当把唱片 D 插入到 CD 唱机装置中时,所述光路被唱片 D 遮挡,所以用半导体器件 B'就无法接收到从半导体器件 B发出的光。

利用本发明的半导体器件 B、B'的所述组件 C 与以往的组合有半导体器件以及基板的组件(参照图 21)相比,能够更为简单地制作。因此,如图 10 所示,能够使唱片 D 比以往更靠近电路板5 的第 2 面 51a。其结果,能够缩小内藏在 CD 唱机装置中的光传感器的检测空间。

下面参照图 11~13 来说明根据本发明实施例 3 的半导体器件。如图 13 所表明的那样,实施例 3 的半导体器件是把发光用半导体元件与感光用半导体元件一起封装的光传感器。

具体地说,图示的半导体器件 E 具有发光用的半导体芯片 3、感光用的半导体芯片 3'以及覆盖这些半导体芯片的保护封装 4。而且,半导体器件 E 具有与半导体芯片 3 导通的、整体平坦的第 1 引线 1 以及第 2 引线 2,而且具有与半导体芯片 3'导通的、整体平坦的第 1 引线 1'以及第 2 引线 2'。所述第 1 引线 1'以及第 2 引线 2'。所述第 1 引线 1'以及第 2 引线 2',从保护封装 4'中局部延伸出来。实施例 3 的保护封装 4'虽然与图 3 所示的外观几乎相同,但是在不设聚光部这一点以及在保护封装 4'的角部形成缺口 46'a 这一点上与图 3 不同。

保护封装 4'包括:内藏在半导体芯片 3 内的透明的第 1 树脂部 4'a;内藏在感光用的半导体芯片 3'内的透明的第 2 树脂部 4'b;保持这些树脂部 4'a、4'b 的不透明的第 3 树脂部 4'c。第 1



5

15

20

30

树脂部 4'a 以及第 2 树脂 4'b 部的上面以及底面并没有被第 3 树脂部 4'c 覆盖,而是露在外面。第 1 树脂部 4'a 以及第 2 树脂 4'b 部可以利用如透明的环氧树脂形成,第 3 树脂部 4'c 可以利用如黑色的树脂形成。

从垂直方向看上去,半导体芯片 3 被置位于第 1 树脂部 4'a 的近乎中央位置的第 1 引线 1 的内侧部分 10 处,半导体芯片 3'被置位于第 2 树脂部 4'b 的近乎中央位置的第 1 引线 1 的另一内侧部分 10'处。半导体芯片 3、3'的各个上面、第 2 引线 2、2'的内侧部分 20、20'通过导线 W 电连接。

10 如图 13 所示,作为半导体芯片 3 可以采用 LED,作为半导体 芯片 3'可以采用光电晶体三极管。也可以用光电二极管来取代该 光电晶体三极管。

具有所述构成的半导体器件 E 可以利用以下所说明的方法来制造。

首先,如图 14 所示的引线框架 6'可以通过对金属板材料进行冲切加工来备置。该引线框架 6'包括:互相平行延伸的第 1 以及第 2 侧条 60'a、60'b;在这两个侧条之间延伸的多个横杆 63'(在图 14 中只表示 2 个横杆)。这些横杆 63'在侧条 60'a、60'b的长度方向上按所定间隔 T 配置。

在邻接的横杆 63'之间配置有 1 对引线部 62'c、62'd 和 1 对引线部 64'c、64'd。引线部 62'c、64'c 从第 1 侧条 60'a 向第 2 侧条 60'b 延伸。另一方面,引线部 62'd、64'd 从第 2 侧条 60'b 向第 1 侧条 60'a 延伸。在引线部 62'c、64'c 的前端部分别形成芯片结合部 62'a、64'a。而且,在引线部 62'd、64'd 的前端部分别形成导线结合部 62'b、64'b。

在具有所述构成的引线框架 6'上搭载发光用半导体芯片 3 以及感光用半导体芯片 3'。具体地说,如图 15 所示,把发光用半导体芯片 3 嵌入芯片结合部 62'a,而把感光用半导体芯片 3'嵌入芯片结合部 64'a。而后,用导线 W 电连接半导体芯片 3 的上面和导线结合部 62'b,用导线 W'电连接半导体芯片 3'的上面和导



10

15

20

线结合部 64'b。

再者,如图 16 所示,用作为铸模的透明树脂体 4'a(以下称为第 1 树脂体)来覆盖半导体芯片 3 以及导线 W,用作为铸模的透明树脂体 4'b(以下称为第 2 树脂体)来覆盖半导体芯片 3'以及导线 W'(一次铸模工序)。

再者,如图 17 所示,用不透明的树脂体 4'c(以下称为第 3 树脂体)来覆盖所述 第 1 以及第 2 树脂体 4'a、4'b(二次铸模工序)。此时,使第 1 以及第 2 树脂体 4'a、4'b的上面以及底面仍露出在外部。

最后,通过在所定之处(图 17 的点划线)切断 4 个引线部 62'c、62'd、64'c、64'd,就可以获得如图所示的半导体器件 E。与把图 3 所示的半导体器件 B 安装到电路板 5 上的情况相同,能够把该半导体器件 E 安装到电路板上。

下面参照图 18 以及图 19。这些图是表示能把本发明的多个半导体器件成批收容的收容器剖视图。在图 18 以及图 19 中描述了实施例 1 的半导体器件 A,但所述收容器也能用于已经说明的其他半导体器件 B 和半导体器件 E。

如图 18 所示,所述收容器包括:具有多个凹部 H1 的载体构件 H 和贴附应密封在凹部 H1 中的载体构件 H1 上的密封带 R。多个凹部 H1 是在该收容器的长度方向上,每隔所定距离 S 配置一个。密封带 R 的构成要使之具有与载体构件 H 相接触的粘贴面 R1,并且根据需要可以从载体构件 H1 上揭下来(参照图 19)。

如图 18 所示,各半导体器件 A 以其底面 41 向上的形态被收容在对应的一个凹部 H1 内的。为了避开与聚光部 44 之间的干扰,合理地收容整个半导体器件 A,各凹部 H1 由具有相对大截面积的上位空间 H1a 和具有相对小截面积的下位空间 H1b 构成。半导体器件 A 的聚光部 44 被收容在下位空间 H1b 内。具有这种构成的载体构件 H 可以通过对塑料制的长形构件实施冲压加工来形成。

为了把多个半导体器件 A 自动地收容到凹部 H1 内,可以使用 30 由计算机控制其动作的吸附筒夹等。在所定数目的半导体器件 A



5

10

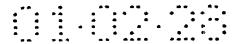
15

被合理地收容之后,应该密封各凹部 H1 的密封带 R 被粘贴到载体构件 H 上。该操作也可以自动地进行。

如以上所述那样,利用载体构件 H 以及密封带 R 所收容的各半导体器件 A,可以用以下那样的方法从收容器中取出。

如参照图 19 进行说明,则首先用适当的工具逐步揭下粘贴在载体构件 H 上的密封带 R (参照图 18)。此时,可以利用没有图示的卷绕机进行卷绕,可以使载体构件 H 向箭头 I 所示的方向移动,也可以使被揭下的密封带 R 向箭头 I '所示的方向移动。据此,就可以使被收容在载体构件 H 的凹部 H1 内的半导体器件 A 接连不断地露到外面。利用配置在适当位置上的吸附筒夹 K 把露出的半导体器件 A 吸附后搬走。这样一来,就可以把半导体器件 A 逐个从凹部 H1 内取出。

利用以上的方法,就可以自动取出被收容在收容器内的半导体器件 A。而且,当从所述收容器中取出了所需数量的半导体器件 A之后,只要使剩下的密封带 R 原样粘贴在载体构件 H 上,就能够在与外部空气隔绝的条件下保管余下的半导体器件 A。如图 18 以及 19 所示的载体构件 H 是长形构件。但是载体构件 H 的形状并不局限于此,例如也可以是把收容半导体器件的凹部 H1 设计成 2 维形状的盘形的容器。



说明书附图

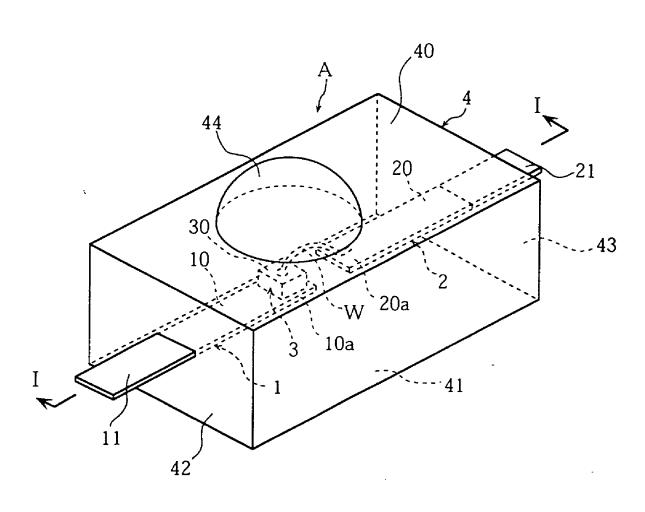
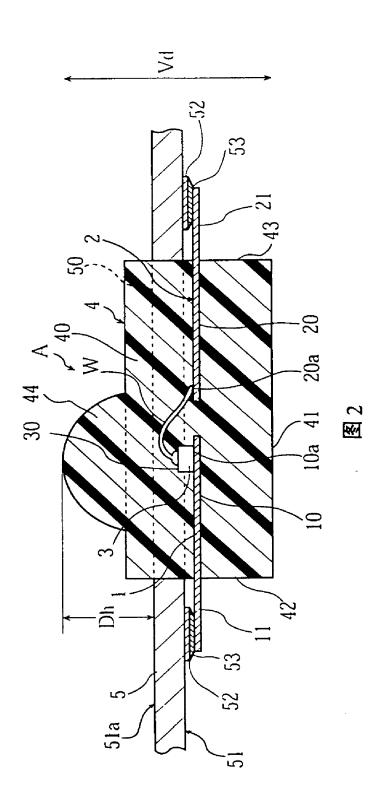
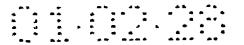


图 1







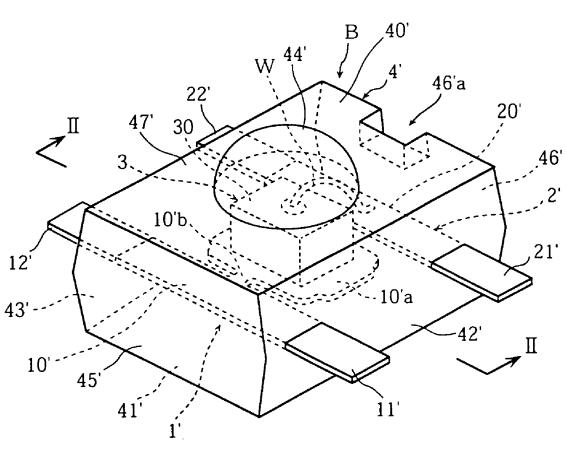
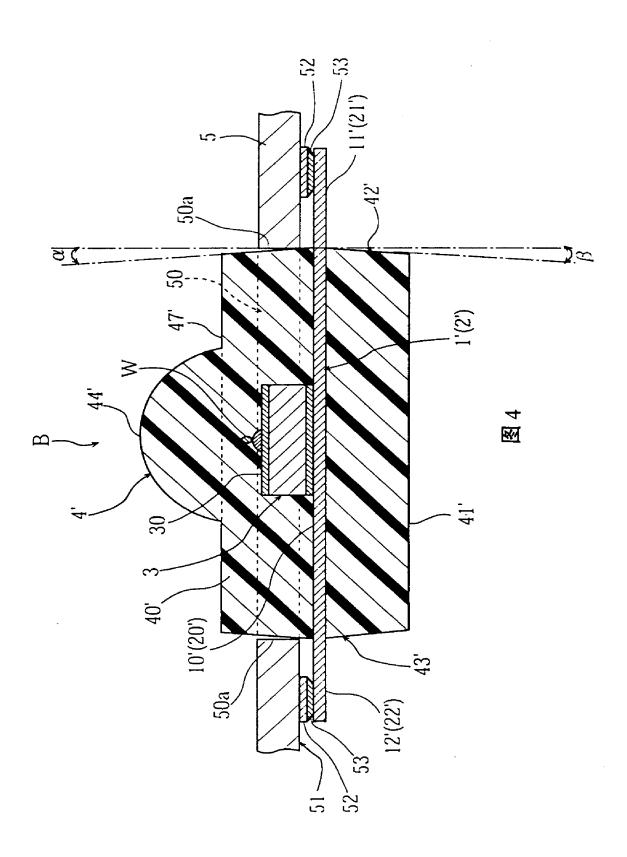
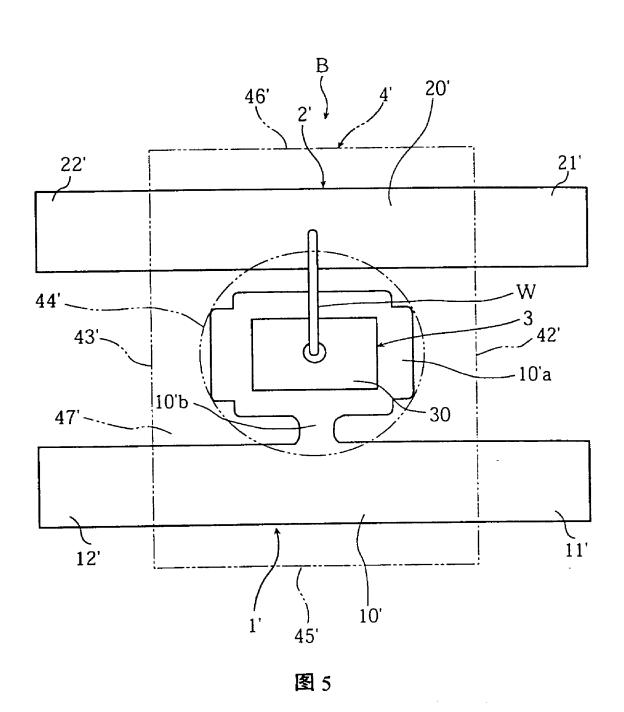


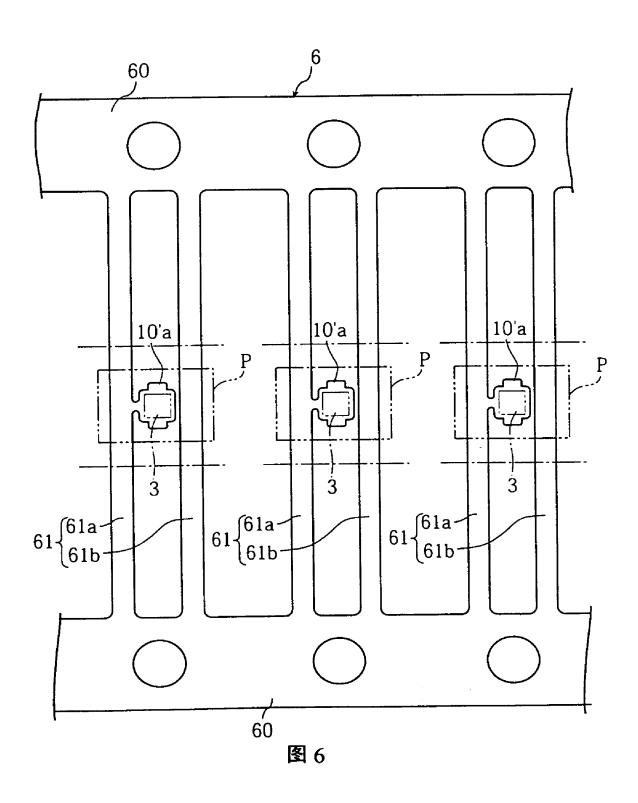
图 3



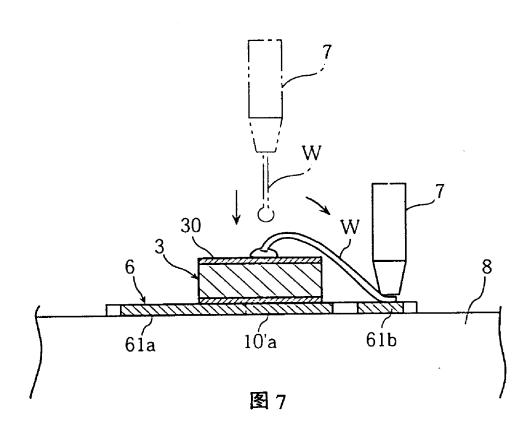




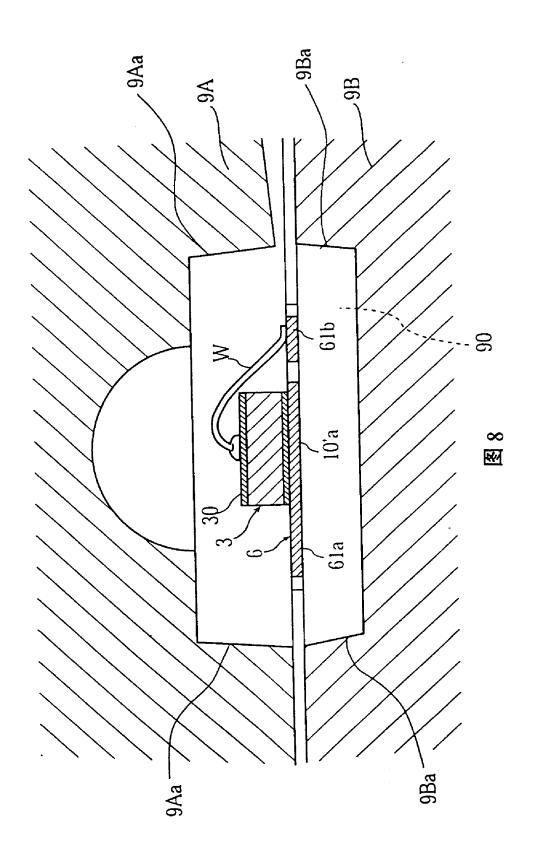


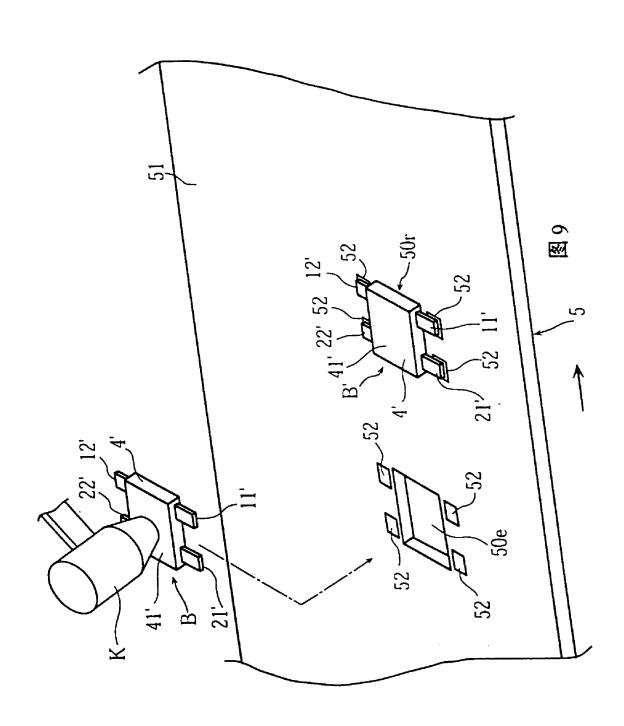




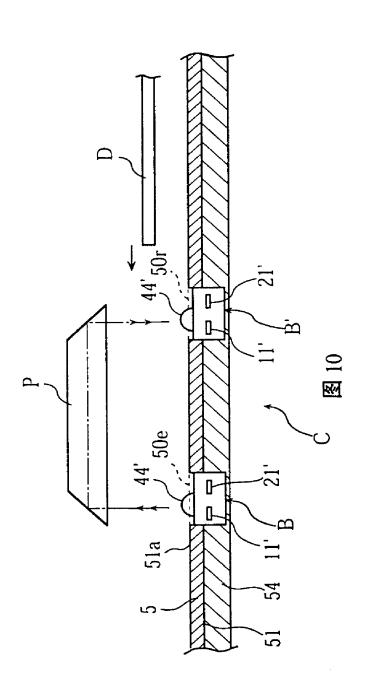












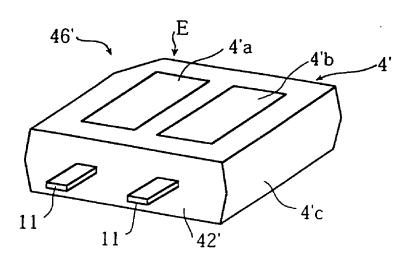
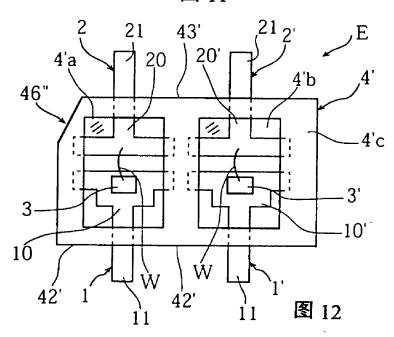


图 11



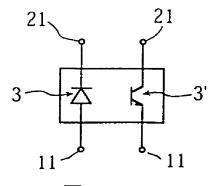


图 13



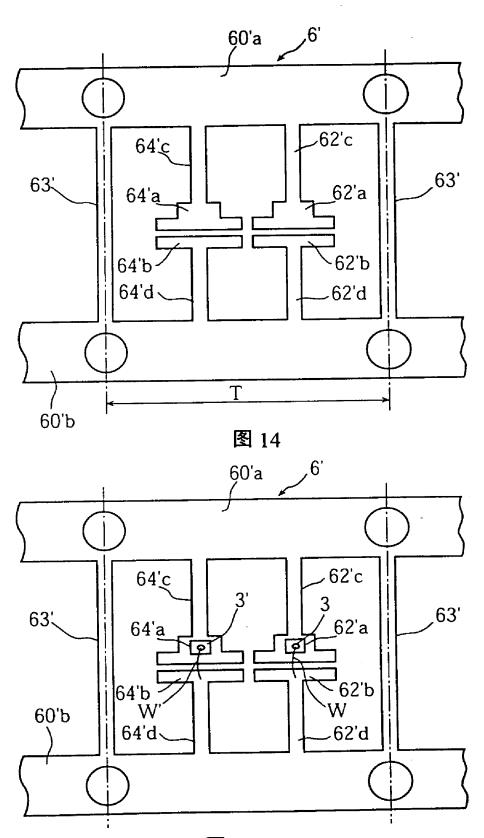
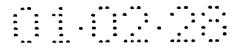
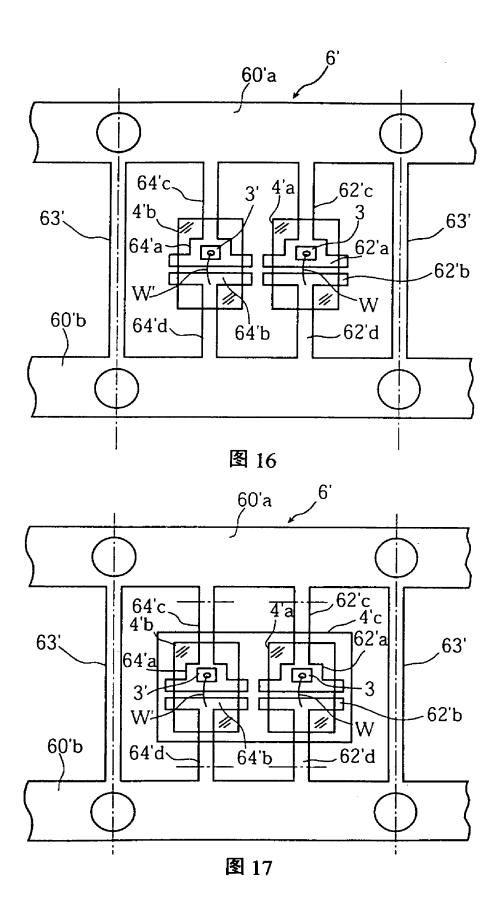
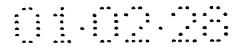
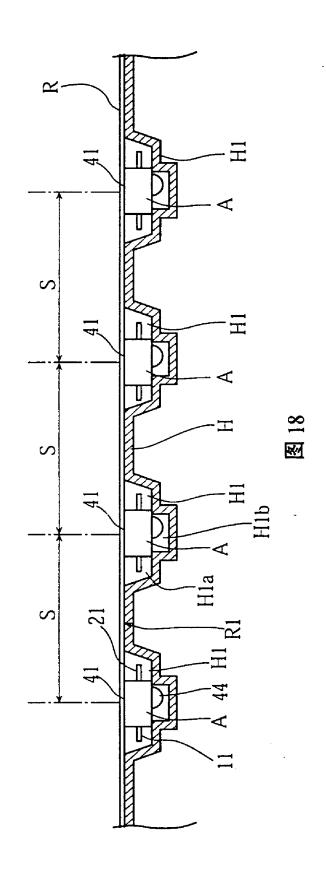


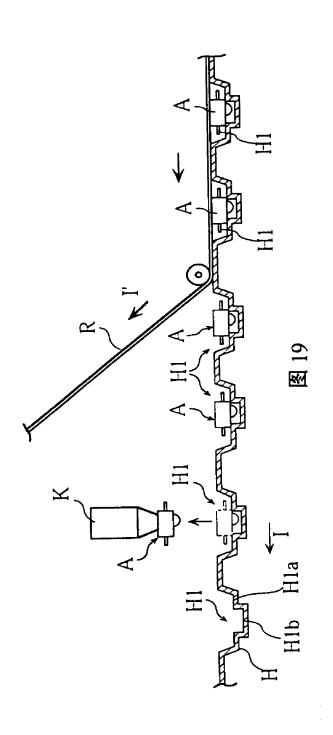
图 15

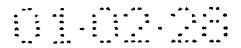












已有技术

